

CERTIFICATE OF MAILING

I hereby certify that this correspondence is being deposited with the United States Postal Service with sufficient postage as First Class Mail in an envelope addressed to: Commissioner of Patents and Trademarks, Washington, D.C. 20231, on 2/16/94

Rhonda Grant



- 1 -

11C1  
1-11-94  
030

#3  
mR  
3/9/94

Docket: 0756-9359/9/94

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re PATENT application of )  
Shunpei YAMAZAKI et al. ) 1109  
Serial No. 08/160,909 ) Art Unit: 1107  
Filed: December 3, 1993 )  
For: METHOD OF FABRICATING )  
SEMICONDUCTOR DEVICES AND )  
APPARATUS FOR PROCESSING )  
A SEMICONDUCTOR ) Date: February 16, 1994

91 P 2 11094 3D  
GROUP 1  
11094 3D  
11094 3D  
11094 3D  
11094 3D

NOTIFICATION OF SERIAL NUMBER OF JAPANESE  
PRIORITY APPLICATION

Honorable Commissioner of Patents and Trademarks  
Washington, D.C. 20231

Sir:

Referring to the Declaration for the subject application, the Japanese Priority Application stated therein as being filed November 5, 1993, did not at that time have its serial number assigned.

The serial number has now been recently assigned as 5-301172.

Accordingly, it is requested that the Patent Office file for the subject application be noted with the foregoing serial number whereby the subject application is entitled to the priority of the following Japanese patent applications:

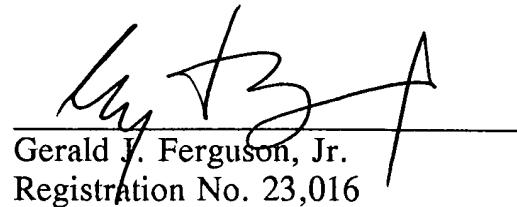
(A) Japanese Application Serial No. 4-350546 Filed 12/04/92;

and

414 25.01  
118/719 (1151)  
414 D165/m  
for a brief  
period

(B) Japanese Application Serial No. 5-3071172 Filed 11/05/93.

Respectfully submitted,



Gerald J. Ferguson, Jr.  
Registration No. 23,016

Sixbey, Friedman, Leedom & Ferguson, P.C.  
2010 Corporate Ridge, Suite 600  
McLean, Virginia 22102  
(703) 790-9110

CERTIFICATE OF MAILING

I hereby certify that this correspondence is being deposited with the United States Postal Service with sufficient postage as First Class Mail in an envelope addressed to: Commissioner of Patents and Trademarks, Washington, D.C. 20231, on 2-16-94

Rhonda Great



Docket: 0756-935

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re PATENT application of )  
Shunpei YAMAZAKI et al. )  
Serial No. 08/160,909 ) Art Unit: 1107  
Filed: December 3, 1993 )  
For: METHOD OF FABRICATING )  
SEMICONDUCTOR DEVICES AND )  
APPARATUS FOR PROCESSING )  
A SEMICONDUCTOR ) Date: February 16, 1994

CLAIM FOR PRIORITY UNDER 35 U.S.C. 119

Honorable Commissioner of Patents and Trademarks

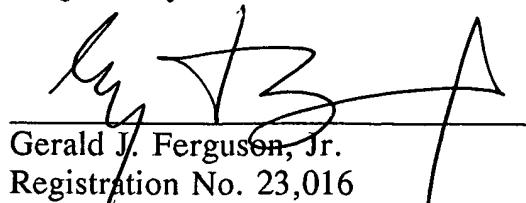
Washington, D.C. 20231

Sir:

It is respectfully requested that this application be given the benefit of the foreign filing date under the provisions of 35 U.S.C. 119 of the following, a certified copy of which is submitted herewith:

<u>Application No.</u>	<u>Country</u>	<u>Filed</u>
5-301172	Japan	November 5, 1993
4-350546	Japan	December 4, 1992

Respectfully submitted,

  
Gerald J. Ferguson, Jr.  
Registration No. 23,016

Sixbey, Friedman, Leedom & Ferguson, P.C.  
2010 Corporate Ridge, Suite 600  
McLean, Virginia 22102  
(703) 790-9110

日本国特許庁

PATENT OFFICE  
JAPANESE GOVERNMENT



別紙添付の書類に記載されている事項は下記の出願書類に記載されて  
る事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed  
this Office.

願年月日  
Date of Application:

1993年11月 5日

願番号  
Application Number:

平成 5年特許願第301172号

願人  
Applicant(s):

株式会社半導体エネルギー研究所

CERTIFIED COPY OF  
PRIORITY DOCUMENT

1994年 1月 7日

特許庁長官  
Commissioner.  
Patent Office

麻生 淳一

出証番号 出証特平05-3032825

【書類名】 特許願  
【整理番号】 P002527-01  
【提出日】 平成 5年11月 5日  
【あて先】 特許庁長官 殿  
【国際特許分類】 H01L 21/00  
【発明の名称】 半導体装置の作製方法及び半導体処理装置  
【請求項の数】 4  
【発明者】  
【住所又は居所】 神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内  
【氏名】 山崎 舜平  
【発明者】  
【住所又は居所】 神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内  
【氏名】 武内 晃  
【発明者】  
【住所又は居所】 神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内  
【氏名】 竹村 保彦  
【特許出願人】  
【識別番号】 000153878  
【氏名又は名称】 株式会社半導体エネルギー研究所  
【代表者】 山崎 舜平  
【先の出願に基づく優先権主張】  
【出願番号】 平成 4年特許願第350546号  
【出願日】 平成 4年12月 4日  
【手数料の表示】  
【納付方法】 予納  
【予納台帳番号】 002543

特平 5-301172

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【書類名】 明細書

【発明の名称】 半導体装置の作製方法及び半導体処理装置

【特許請求の範囲】

【請求項 1】 レーザー光または強光を照射する装置と、その他の真空処理装置をいずれも少なくとも 1 つ有する半導体処理装置において、前記その他の真空処理装置の 1 つにおいて処理された基板を、外気にさらすことなくレーザー処理装置に移送し、レーザー処理をおこなうことを特徴とする半導体装置の作製方法。

【請求項 2】 請求項 1 において、その他の真空処理装置は、成膜装置、エッチング装置、ドーピング装置、熱処理装置のいずれかであることを特徴とする半導体装置の作製方法。

【請求項 3】 レーザー光または強光を照射する装置と、その他の真空処理装置とが連結された半導体処理装置において、

真空処理装置内で処理された基板を外気にさらすことなくレーザー光または強光を照射する装置に搬送する機構を有する半導体処理装置。

【請求項 4】 請求項 3 において、その他の真空処理装置は、成膜装置、エッチング装置、ドーピング装置、熱処理装置のいずれかであることを特徴とする半導体処理装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】

本発明は、半導体装置（各種トランジスタや集積回路等）の作製方法とそのための装置に関する。

【0002】

【従来の技術】

近年、レーザーを用いた半導体素子製造方法・製造装置が開発されている。例えば、レーザー光を照射することによって、被膜等のエッチング・パターニングをおこなうレーザー・エッティング（レーザー・スクライピング）法、レーザー光を照射することによって、被膜や表面の結晶状態を変化させるレーザーアニール

法、不純物を含んだ雰囲気中でレーザー光を照射することによって、被膜や表面に該不純物を拡散させるレーザードーピング法等である。

## 【0003】

## 【発明が解決しようとする課題】

しかしながら、このようなレーザーを用いる半導体製造方法においては、従来は、他の成膜装置やエッチング装置で処理した基板をレーザー処理装置内にセットし、真空排気や基板加熱等をおこなってからレーザー処理をおこなっていたために、著しく生産性が低いという問題点があった。本発明はこのような低い生産性を改善することを目的とする。

## 【0004】

## 【問題を解決する方法】

本発明の構成は、以下に示すようなものである。まず、成膜装置（プラズマCVD装置、スパッタリング装置、熱CVD装置、真空蒸着装置等）やエッチング装置、ドーピング装置（プラズマ・ドーピング装置やイオン注入装置等）、熱処理装置（熱拡散装置や熱結晶化装置等）、予備室等の真空装置を、レーザー処理装置（レーザー・エッチング装置、レーザー・アニール装置、レーザー・ドーピング装置等）とともに1つにまとめてマルチ・チャンバー・システムとし、基板を一度も大気にさらすことなく必要な処理をおこなうものである。そのようなシステムにおいては、真空排気の時間が著しく短縮されるばかりではなく、基板の搬送に伴う好ましからざる汚染から基板を守ることができるという特徴がある。

## 【0005】

また、レーザー光の照射するのではなく、赤外光を照射することによって、各種アニールを行なう方法がある。例えば、ガラス基板上に形成された非晶質珪素膜を加熱によって結晶化させた後、赤外光の照射を行なうことで、結晶性をさらに高めることができる。赤外光はガラス基板よりも珪素薄膜に吸収されやすく、ガラス基板をあまり加熱せずに珪素薄膜のみを選択的に加熱することができ有用である。そして、その効果も1000℃以上の熱アニールによるものに匹敵するものと考えられる。

## 【0006】

この赤外光の照射によるアニールは、数分以内で完了させることができるのでラピットサーマルアニール(RTA)と呼ばれる。このアニールは、半導体上に絶縁膜を形成した後に行なうことも有効である。この場合、半導体と絶縁膜との界面における準位を減少させることができ、界面特性を高めることができる。例えば、絶縁ゲイト型電界効果半導体装置の活性層(チャネル形成領域が形成される)の形成後に、ゲイト絶縁膜となる酸化珪素膜を形成し、しかる後にRTAを行なうことで、絶縁ゲイト型電界効果型半導体装置における重要な要素であるチャネルとゲイト絶縁膜との界面およびその近傍における界面特性を向上させることができる。以下に実施例を示し、本発明の数々の例を説明する。

#### 【0007】

##### 【実施例】

###### 【実施例1】

図1には本発明の例を示す。この例では、プラズマCVD成膜装置とレーザー処理装置(例えば、レーザーハニール装置)を組み合わせたもので、2つの装置の間には予備室を1つ設けてある。

#### 【0008】

図において、1はプラズマCVD装置のチャンバーであり、2はレーザーハニール装置のチャンバーである。これらのチャンバーにはガス導入バルブ7、18と排気バルブ8、19を設け、必要なガスを導入し、排気できるようにし、また、内部の圧力を適切な値に保てるようにされている。

#### 【0009】

チャンバー1には、さらに、電極4、5が設けられ、電極5上には処理されるべき基板(試料)6を置き、電極4にはRF電源(例えば、周波数13.56MHz)3が接続されている。そして、チャンバー内に適切なガス(例えば、モノシランやジシラン)を導入し、電極間に放電を生じさせて、基板6上に被膜を形成する。基板は必要によって加熱されてもよい。ガスとしてモノシランを用い、基板を300°C以下とした場合には基板上にはアモルファス状態のシリコン膜が形成される。

#### 【0010】

このようなアモルファスシリコンは電気特性が優れないので、レーザーアニールによって結晶化することによって特性の向上が図られる。チャンバー2には窓14が設けられ、レーザー装置11からミラー12、レンズ13を経由したレーザー光が窓を通して、サンプルホルダー15上の基板17に照射される。基板はヒーター16によって300～500℃、好ましくは300～400℃に加熱される。この加熱は結晶化を再現性良くおこなう際には欠かすことができない。

#### 【0011】

サンプルホルダーは可動式で、基板を乗せたまま、徐々に図の右側に移動することができる。その結果、基板全面にレーザー処理をおこなうことができる。例えば、基板が300mm×400mmあるとすれば、レーザービームの形状を2×350mmの線状とすることによって、基板の全面をレーザー処理できる。また、このときのホルダーの移動速度が20mm／秒であれば、1枚の基板の処理時間は $400 \div 20 = 20$ 秒である。

#### 【0012】

プラズマCVD装置1でアモルファスシリコンが成膜された基板は以下のよう順序でレーザー処理装置2に移送される。まず、成膜終了後、成膜装置1の内部を排気して、十分な真空状態とする。一方、予備室9も十分な真空状態に排気する。そして、成膜装置1と予備室の間のゲートを開けて、基板を予備室に移送する。移送後、ゲートは閉じられ、成膜装置には再び反応ガスが導入されて、成膜が開始される。

#### 【0013】

一方、今度はレーザー処理装置2の内部を十分な真空状態とする。予備室9の内部は既に十分な真空状態である。そして、予備室とレーザー処理装置の間のゲートを開けて、予備室からレーザー処理装置に基板を移送する。移送後、ゲートは閉じられ、サンプルホルダー15はヒーター16によって適切な温度にまで加熱される。温度が安定し、レーザー処理装置にセットされた基板の精密な位置合わせが完了したら、レーザー処理がおこなわれる。

#### 【0014】

このとき、例えば、基板のセッティングから位置合わせ、取り出しまでの含め

た基板1枚に対するレーザー装置での処理時間が、基板のセッティング、排気をも含めたプラズマCVD装置での成膜時間とほぼ等しければ、プラズマCVD装置からレーザー処理装置まで待ち時間無しで処理できる。もし、基板1枚のレーザーの処理時間が、プラズマCVDでの成膜時間の半分であれば、プラズマCVDでの成膜を一度に2枚おこなうようにすればよい。この場合には、成膜終了後は、2枚の基板が予備室に取り出され、うち1枚がレーザー処理装置に送られ、処理され、他の1枚は予備室に保存される。そして、最初の1枚が処理された後に予備室に保存されていた1枚が処理される。

## 【0015】

## 【実施例2】

図2には本発明の例を示す。この例では、プラズマドーピング装置とレーザー処理装置（例えば、レーザーアニール装置）を組み合わせたもので、2つの装置の間には予備室を1つ設けてある。

## 【0016】

図において、21はプラズマドーピング装置のチャンバーであり、22はレーザーアニール装置のチャンバーである。これらのチャンバーには必要なガスを導入し、排気でき、また、内部の圧力を適切な値に保てるようにされている。

## 【0017】

チャンバー21には、さらに、アノード電極24、グリッド電極25が設けられ、アノードには高電圧電源23によって、最大で100kVの高電圧が印加される。グリッド電極近傍にRF放電等によって発生したプラズマ中の陽イオン26は、上述の高電圧によってサンプルホルダー28の方向に加速される。その結果、サンプルホルダー28上の基板（試料）27には、加速された陽イオンが打ち込まれる。

## 【0018】

このようなイオン打ち込みでは、それまで基板上に形成されていた結晶性の材料（例えば、単結晶シリコンや結晶性シリコン）の特性がアモルファス状態やそれに近いものとなり、電気特性も劣化するので、レーザーアニールによって結晶化することによって特性の向上が図られる。チャンバー22には窓34が設けら

れ、レーザー装置31からミラー32、レンズ33を通したレーザー光が窓を通して、サンプルホルダー36上の基板35に照射される。基板はヒーター37によって加熱されてもよい。

#### 【0019】

サンプルホルダーは可動式で、基板を乗せたまま、徐々に図の右側に移動することができる。その結果、基板全面にレーザー処理をおこなうことができる。プラズマドーピング装置21でドーピングされた基板は、実施例1と同様に、予備室29を経由してレーザー処理装置22に移送される。

#### 【0020】

なお、本実施例では、プラズマソースを利用したイオン打ち込みによるドーピング装置を使用したが、イオンの質量を分離してイオンを打ち込む、イオン注入装置であってもよいことは言うまでもない。

#### 【0021】

#### 【実施例3】

図3には本発明の例を示す。この例では、プラズマドーピング装置とドライエッティング装置、およびレーザー処理装置（例えば、レーザーアニール装置）を組み合わせたもので、3つの装置の間にはそれぞれ予備室を1つ設けてある。

#### 【0022】

図において、41はプラズマドーピング装置のチャンバーであり、42はエッティング装置の、また、43はレーザーアニール装置のチャンバーである。これらのチャンバーには必要なガスを導入し、排気でき、また、内部の圧力を適切な値に保てるようにされている。

#### 【0023】

チャンバー41には、さらに、アノード電極45、グリッド電極46が設けられ、アノードには高電圧電源44によって、最大で100kVの高電圧が印加される。グリッド電極近傍にRF放電等によって発生したプラズマ中の陽イオン47は、上述の高電圧によってサンプルホルダー49の方向に加速される。その結果、サンプルホルダー49上の基板（試料）48には、加速された陽イオン（ホウソイオンやリンイオン等）が打ち込まれる。

## 【0024】

例えば、基板48には絶縁基板上に結晶性シリコンと、その上の酸化珪素層が形成され、さらに、薄膜トランジスタのゲート電極が形成されているものとする。そして、ドーピングを行なうことによって酸化珪素層およびシリコン層には必要な不純物が注入される。このように、酸化珪素等の材料を通してドーピングすることをスルードープというが、歩留り良く半導体素子を形成するには適した方法である。

## 【0025】

実施例2において述べたように、このようなイオン打ち込みの結果、結晶性が悪化するので、レーザーアニール等の方法で結晶性を改善することがおこなわれるが、酸化珪素中にも不純物が注入されている。例えば、レーザーアニールに使用するレーザーとして、量産性に優れた紫外光エキシマーレーザー、例えば、KrFレーザー（波長248nm）、XeClレーザー（308nm）やXeFレーザー（350nm）を使用する場合には問題が生じる。すなわち、純粋な酸化珪素は200nm以上の紫外光に対しては透明であるが、不純物が含まれている酸化珪素はかなりの吸収を示すからである。

## 【0026】

この結果、レーザーのエネルギーの多くの部分が酸化珪素膜によって吸収され、結晶性の改善には効率的に使用できないという問題が生じる。この問題を解決するためには、酸化珪素膜をエッチングすることによって、レーザー光が結晶性を改善されるべき被膜に効率的に吸収されるようにしなければならない。エッチング装置42はこの目的のために設けられたものである。

## 【0027】

エッチング装置42には電極53、54が設けられ、電極53にはRF電源52が接続され、また、電極54上には基板55が置かれる。例えば、四フッ化炭素雰囲気中でRF電源からの電力によって、電極間に放電を生じさせると、基板上の酸化珪素膜をエッチングすることができる。

## 【0028】

レーザー処理装置43は実施例1、2に示したものと実質的には同じもので、

チャンバー43には窓61が設けられ、レーザー装置58からミラー59、レンズ60を経て、レーザー光が窓61を通して、可動式のサンプルホルダー64上の基板62に照射される。基板はヒーター63によって加熱されてもよい。

## 【0029】

プラズマドーピング装置41でドーピングされた基板は、実施例1と同様に、予備室50を経由して、エッティング装置42に移送され、エッティング処理終了後、予備室56を経由してレーザー処理装置43に移送される。

## 【0030】

このようなマルチ・チャンバー・システムを用いて薄膜トランジスタ（TFT）を作製する例を図5に示す。ガラス基板（例えば、コーニング7059）101上に厚さ20～200nmの下地酸化珪素膜102をスパッタリング法やプラズマCVD法によって形成する。さらに、LPCVD法やプラズマCVD法、スパッタリング法等の方法によってアモルファス・シリコン膜を100～200nm堆積し、これを550～650°C、4～48時間の窒素中、もしくは真空中の加熱によって結晶化させる。

## 【0031】

そして、この結晶化したシリコン膜をパターニングして活性層領域103と104とを形成する。そして、ゲイト酸化膜として機能する厚さ50～150nmの酸化珪素膜105を形成し、さらに、アルミニウム、タンタル、クロム、タンゲステン、モリブデン、シリコンおよびそれらの合金や多層配線等の材料によってゲート電極106、107を形成する。（図5（A））

## 【0032】

その後、活性層領域103にのみレジスト等のマスク材108を形成し、図3のプラズマドーピング装置41によって、ホウソのドーピングをおこなう。ホウソの加速電圧は20～65keV、典型的には65keV、ドーズ量は $6 \times 10^{15} \text{ cm}^{-2}$ とした。このドーピング工程によって、P型領域109が形成される。（図5（B））

## 【0033】

ドーピング終了後、基板はエッティング装置42に移送され、酸素雰囲気の放電

によって、マスク材108が除去される。通常は、レジスト等のマスク材は剥離液によって剥離する方が効率がよいが、真空装置の出し入れを考慮すると、図3のようなマルチ・チャンバー・システムでは、エッティング装置によってアッシングする方が効率的で、処理能力も高い。

#### 【0034】

次に、再び、基板はドーピング装置41に戻され、今度は燐のドーピングをおこなう。燐の加速電圧は20~85keV、典型的には80keV、ドーズ量は $4 \times 10^{15} \text{ cm}^{-2}$ とした。このドーピング工程によって、N型領域110が形成された。(図5 (C))

#### 【0035】

次に、基板は再びエッティング装置42に送られ、ここで、酸化珪素膜105のエッティングがおこなわれた。先述の通り、この酸化珪素膜には多くの燐やホウソが混入しており、レーザー光の吸収が大きく、このままではレーザーアニールを効率的におこなうことができないからである。(図5 (D))

#### 【0036】

酸化珪素膜105がエッティングされた後、基板はレーザー処理装置43に送られ、ここで、レーザーアニールをおこなう。レーザーとしては、KrFレーザー(パルス幅20nsec、繰り返し周波数200Hz)を用いた。しかし、その他のレーザーであってもよいことは自明であろう。レーザーの1パルス当たりのエネルギー密度は200~400mJ/cm<sup>2</sup>、好ましくは250~300mJ/cm<sup>2</sup>としたが、これは他の条件(例えばドーズ量やシリコン膜の厚さ)によって変更される。(図5 (E))

#### 【0037】

レーザーアニール終了後、基板は外部に取り出されて層間絶縁膜111、および金属配線・電極112が形成された。もちろん、さらに成膜チャンバーを図3のマルチ・チャンバー・システムに追加して、層間絶縁膜も連続的に成膜してもよい。以上の工程を経ることによってNチャネル型およびPチャネル型のTFTが完成された。

#### 【0038】

図3では各真空装置が直列に配置されている様子が示されているが、例えば、図4に示すように、並列に配置されていても良い。図4には、基板の出入りのためのチャンバー71、レーザー処理装置73、プラズマドーピング装置75、エッティング装置77が、それぞれのゲート72、74、76、78を介して、共通の予備室79に接続されている様子が示されている。

#### 【0039】

そして、基板81～84はマジックハンド80によって、予備室や他のチャンバーに移送される。このようなシステムでは、必要に応じてシステムを拡大してゆくことが可能であり、量産時におけるフレキシビリティー（成膜・エッティング工程の追加、成膜時間の延長に伴うタクトの変更等に対する柔軟性）を高めることができる。

#### 【0040】

##### 〔実施例4〕

本実施例は、図6に示すように、プラズマドーピング装置のチャンバー41、エッティング装置のチャンバー42、赤外光によるラピットサーマルアニール（RTA）によるアニールを行なうチャンバー601とを予備室50と56とによって連結した構成を有する。図3と同一符号の箇所は、図3において説明したのと同様な構成を有する。

#### 【0041】

RTAを行なうチャンバー601には、赤外光を照射する光源（ランプ）602、光源室を構成するチャンバー603、赤外光を透過する石英窓606が設けられている。また図示はしないが、不活性気体や必要とするガスを導入するためのガス導入系とガス排気系とを備えている。

#### 【0042】

基板604は、基板ホルダー605に載せられており、マジックハンド（基板搬送用ロボット）によって各チャンバー移送される。この移送方法は、基板のみを移送させる方式でもよいし、基板ホルダーごと移動させる方式でもよい。

#### 【0043】

また、RTAを行なう雰囲気は、窒素等の不活性雰囲気中で行なうのが普通で

あるが、アンモニア ( $\text{NH}_3$ ) 雰囲気や亜酸化窒素 ( $\text{N}_2\text{O}$ ) さらには酸素雰囲気中で行なってもよい。

#### 【0044】

以下に図6に示す装置を用いた例を示す。まず、図5に示されているTFTの作製工程において、右側のTFTのみを作製する場合を考える。この場合、まず活性層104に酸化珪素膜が形成された後に基板をRTAが行なわれるチャンバー601に搬入する。そして、チャンバー601内を不活性气体で満たし、ランプ602より赤外光を照射する。この工程によって、活性層103と酸化珪素膜105との界面特性が改善される。具体的には、チャネル形成領域とゲイト絶縁膜との界面における界面準位を減少させることができる。

#### 【0045】

そしてチャンバー601を減圧状態として、同じく同程度の減圧状態に保持された予備室56に基板を搬送する。さらに同様に減圧状態に保持されたチャンバー42、予備室50を経由してプラズマドーピングを行なうチャンバー41に基板を搬入する。これら基板の搬送工程が、外気に触れさせずに行なわれることは重要である。

#### 【0046】

そして、必要とするイオン注入工程をドーピング装置のチャンバー内において行なう。さらに真空度を保った状態において基板をエッチング装置のチャンバー42に移送し、ドライエッチングを行なうことにより、露呈した酸化膜105を除去する。そしてさらに基板をRTAが行なわれるチャンバー601に搬入しRTAを行なうことで、注入された不純物を活性化させることができる。この際、酸化膜105が存在しないことは、RTAを効果的に行なうために重要である。即ち、酸化珪素膜105中には、イオン注入時において注入された不純物が存在しており、この不純物成分が赤外線を吸収するからである。

#### 【0047】

以上説明した装置の構成以外に、レーザー光を照射するチャンバーとRTAを行なうチャンバーとを組み合わせとしてもよい。さらに必要とする複数のチャンバーを組み合わせることも可能である。

【0048】

## 【発明の効果】

本発明では、レーザー処理装置さらには強光を照射する装置とこれに関連する真空装置（成膜装置やエッティング装置）を組み合わせてシステムとし、これを効率的に活用することによって量産性を向上せしめることが示された。このように本発明は工業上、有益な発明である。

## 【図面の簡単な説明】

- 【図1】 本発明のマルチチャンバーの概念図を示す。
- 【図2】 本発明のマルチチャンバーの概念図を示す。
- 【図3】 本発明のマルチチャンバーの概念図を示す。
- 【図4】 本発明のマルチチャンバーの概念図を示す。
- 【図5】 本発明の実施例を示す。
- 【図6】 本発明のマルチチャンバーの概念図を示す。

## 【符号の説明】

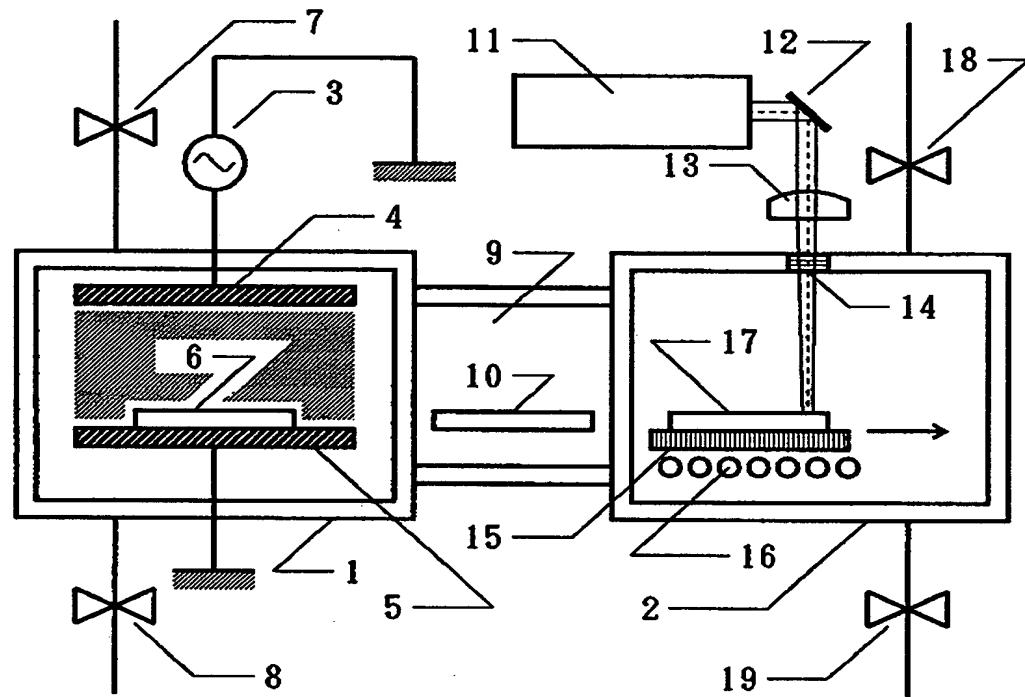
- 1 . . . 成膜チャンバー
- 2 . . . レーザー処理チャンバー
- 3 . . . R F 電源
- 4、5 . . . 電極
- 6 . . . (成膜中の) 基板
- 7 . . . 真空バルブ (ガス導入側)
- 8 . . . 真空バルブ (排気側)
- 9 . . . 予備室
- 10 . . . (成膜後の) 基板
- 11 . . . レーザー装置
- 12 . . . ミラー
- 13 . . . レンズ
- 14 . . . 窓
- 15 . . . 基板ホルダー (可動式)
- 16 . . . ヒーター

- 1 7 . . . (レーザー処理中の) 基板
- 1 8 . . . 真空バルブ (ガス導入側)
- 1 9 . . . 真空バルブ (排気側)
- 2 1 . . . ドーピング装置チャンバー
- 2 2 . . . レーザー処理チャンバー
- 2 3 . . . 高圧電源
- 2 4 . . . アノード電極
- 2 5 . . . グリッド電極
- 2 6 . . . イオン流
- 2 7 . . . (ドーピング中) の基板
- 2 8 . . . サンプルホルダー
- 2 9 . . . 予備室
- 3 0 . . . (ドーピング後の) 基板
- 3 1 . . . レーザー装置
- 3 2 . . . ミラー
- 3 3 . . . レンズ
- 3 4 . . . 窓
- 3 5 . . . (レーザー処理中の) 基板
- 3 6 . . . 基板ホルダー (可動式)
- 3 7 . . . ヒーター

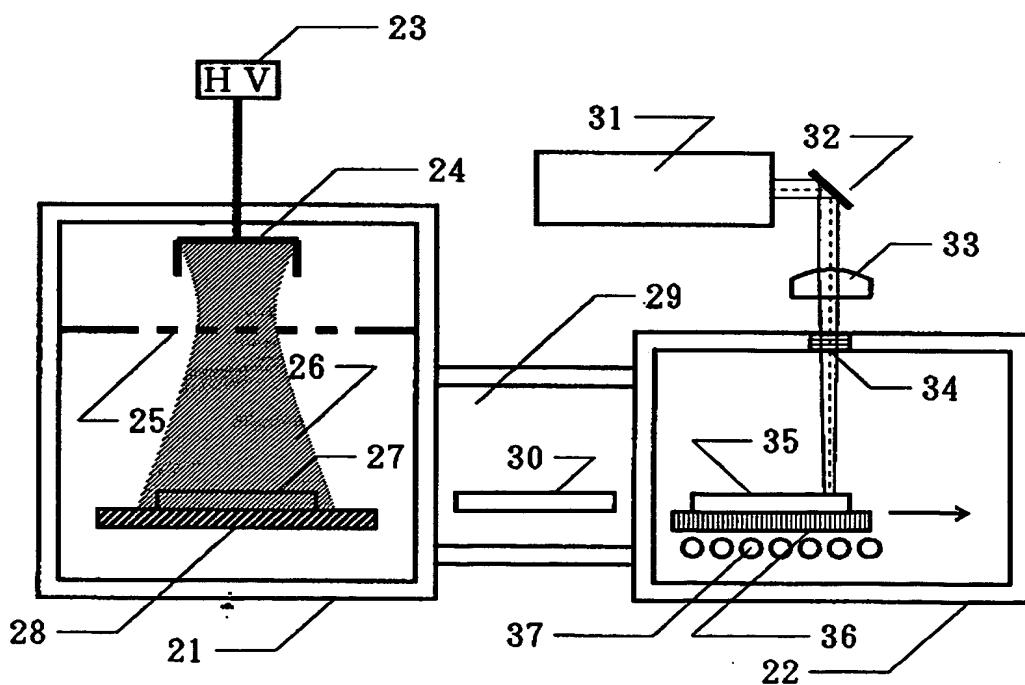
【書類名】

図面

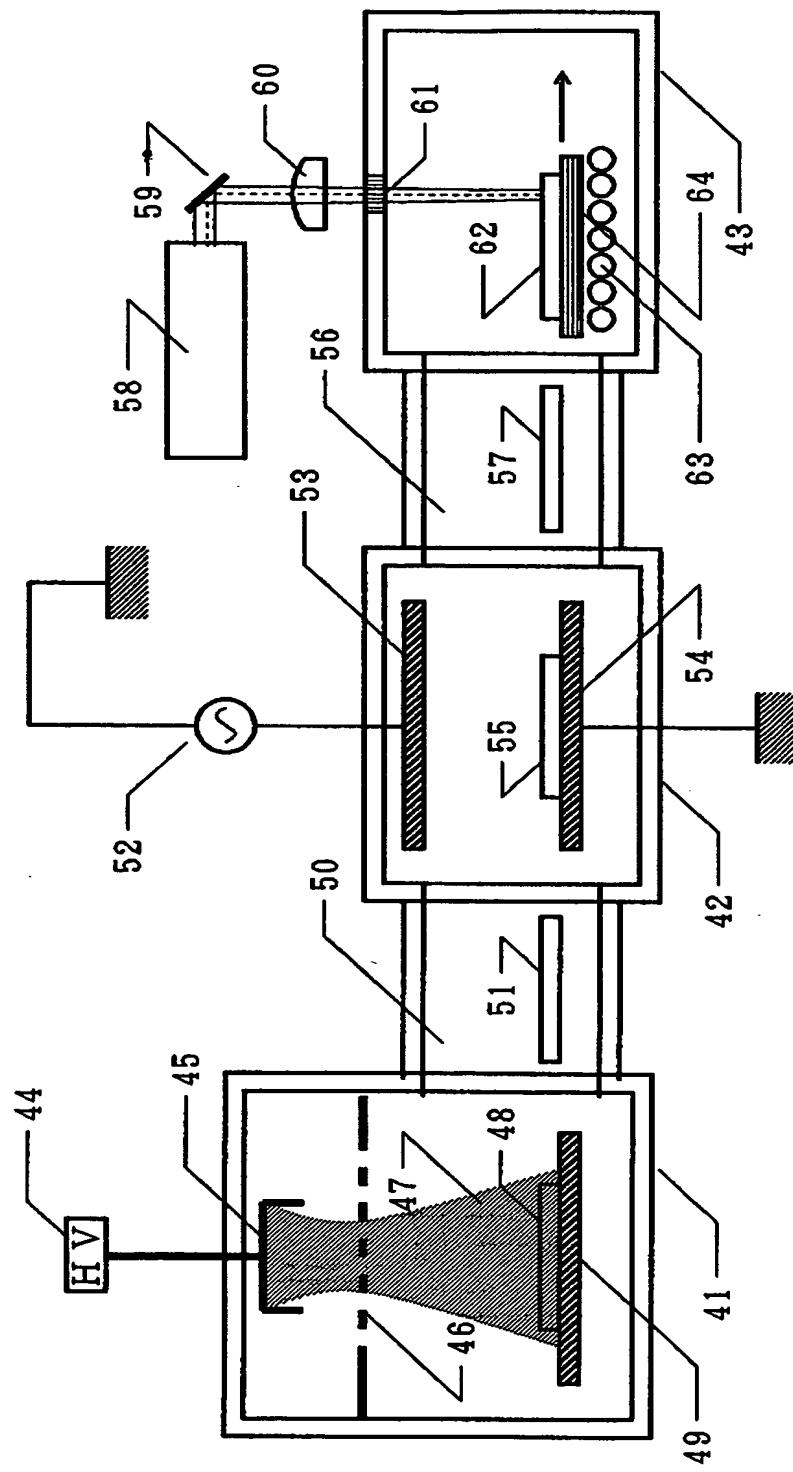
【図1】



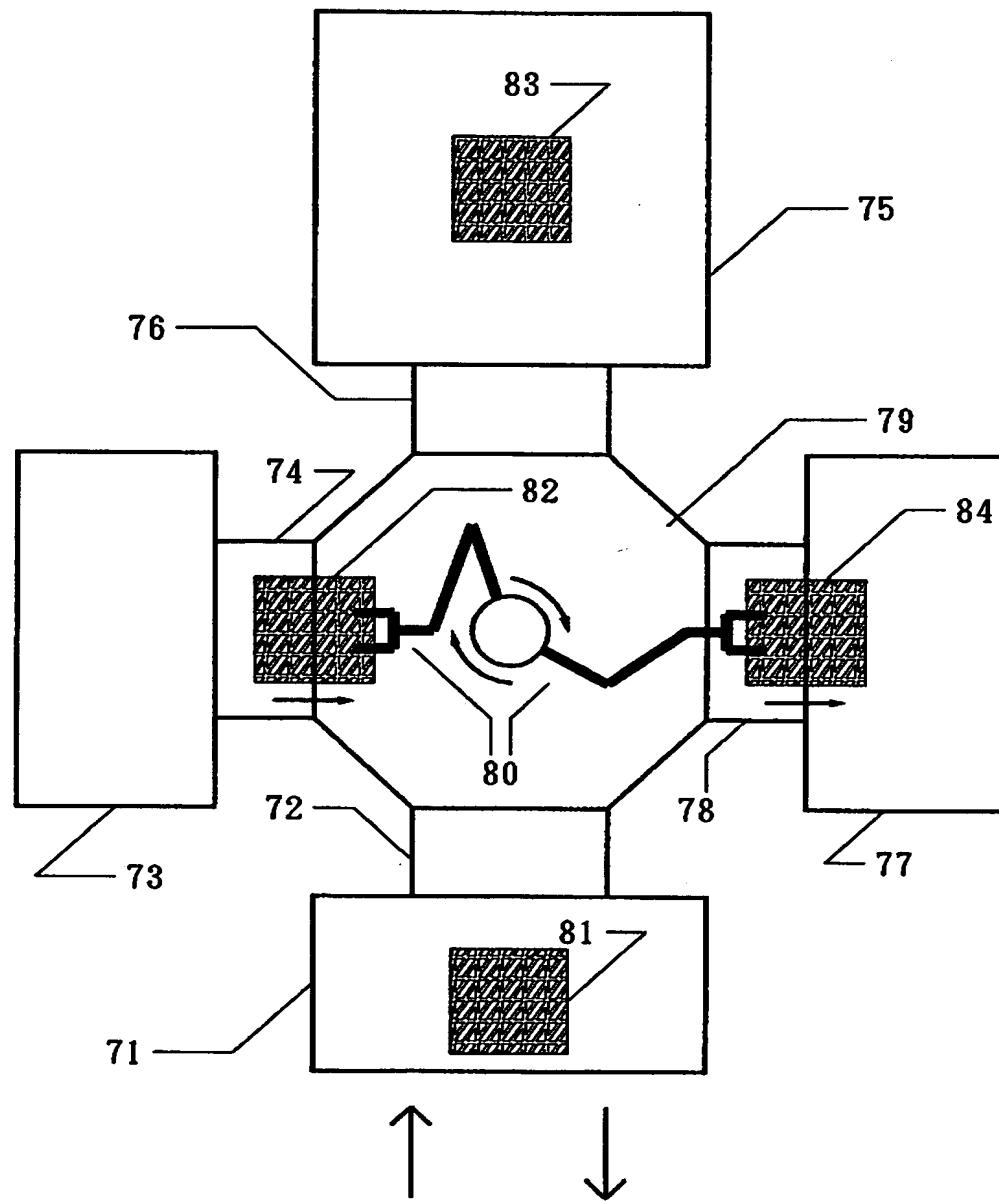
【図2】



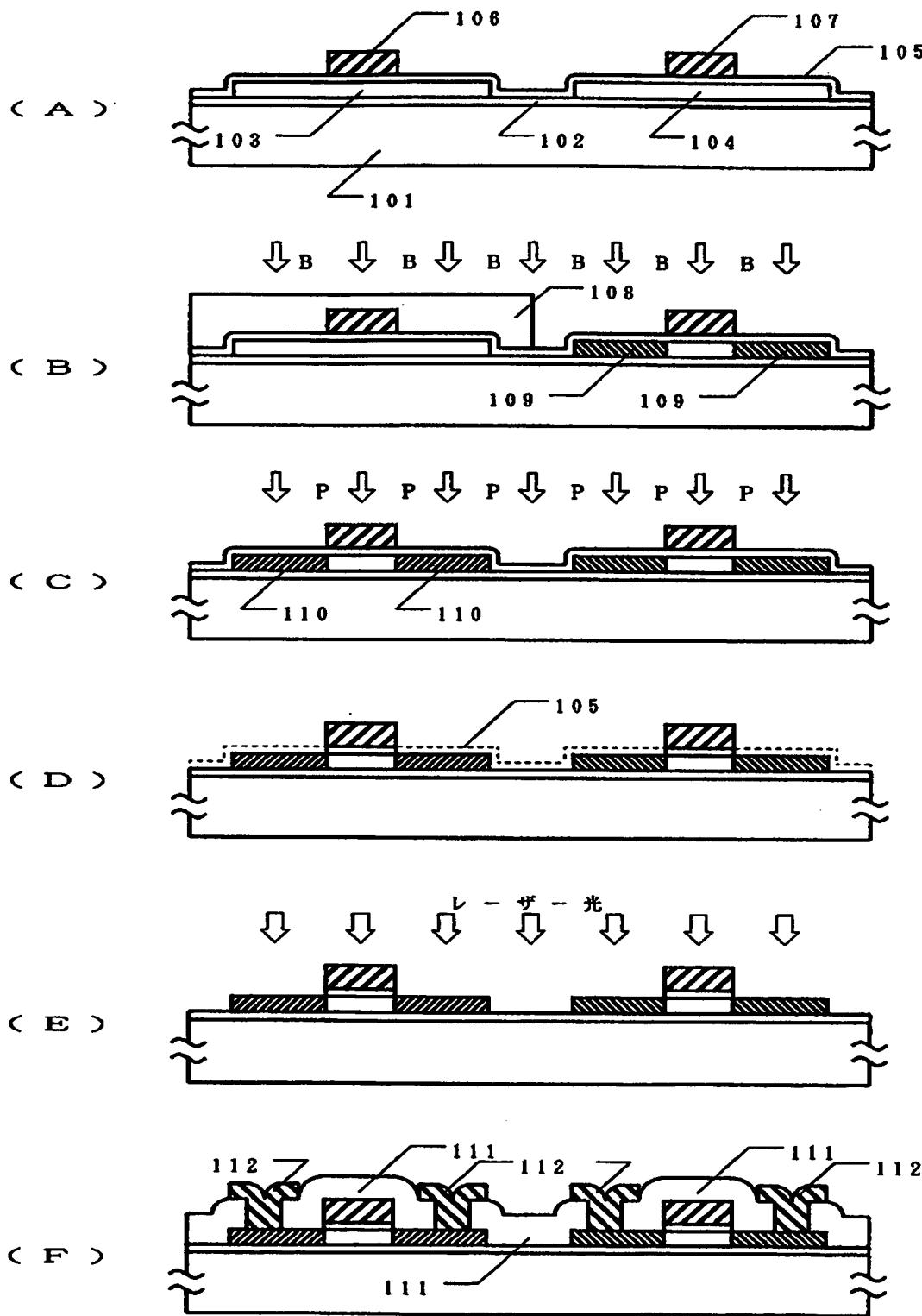
【図3】



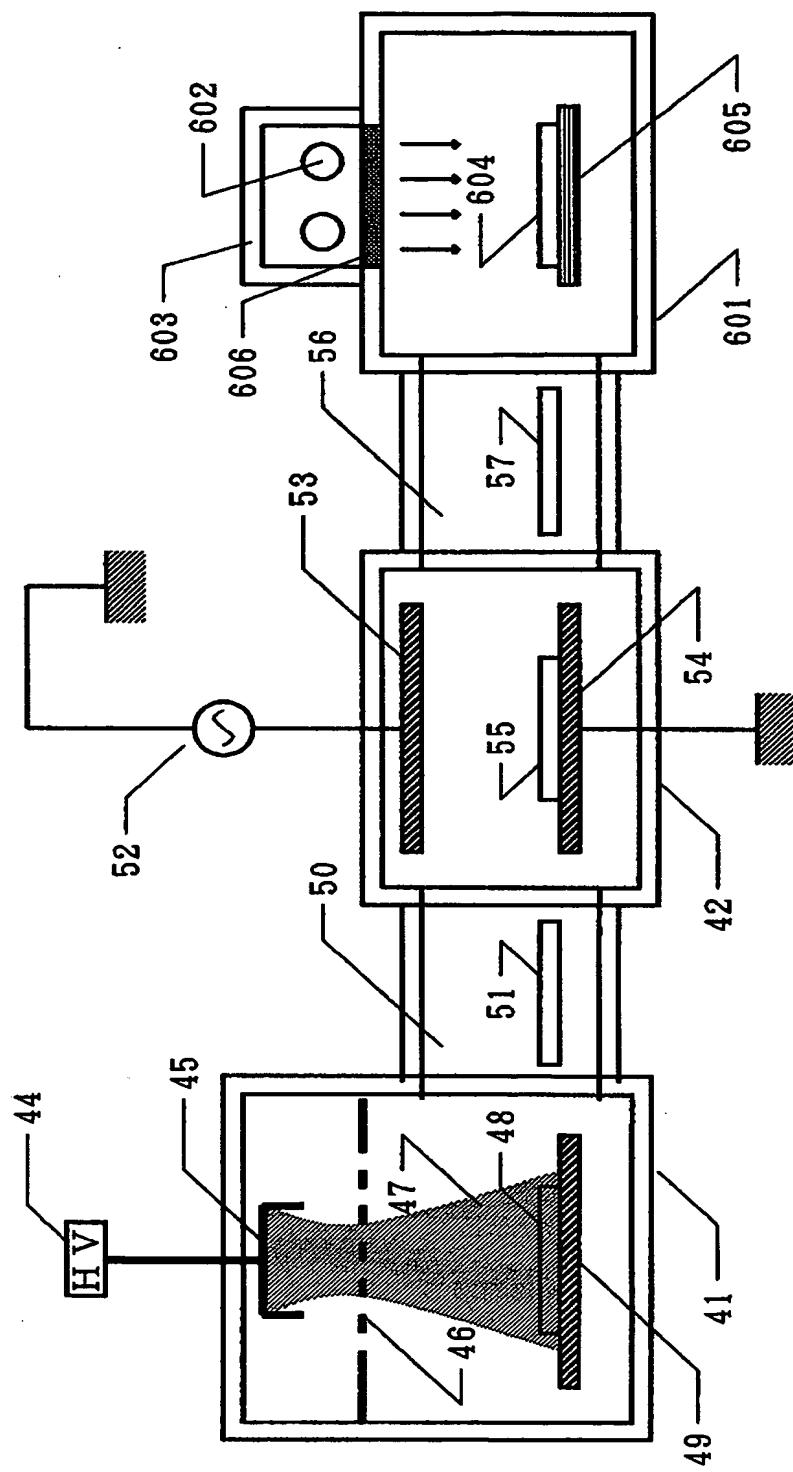
【図4】



【図5】



【図6】



【書類名】 要約書

【要約】

【目的】 半導体集積回路等の半導体素子の作製において、清浄度の高いプロセスを得るための作製装置（システム）を提供する。

【構成】 半導体素子の作製に供する複数の真空装置（成膜装置、エッティング装置、熱処理装置、予備室等）を有するマルチチャンバー・システムにおいて、少なくとも1つはレーザー照射装置であることを特徴とする。

【選択図】 図1

出願人履歴情報

識別番号 [000153878]

1. 変更年月日 1990年 8月17日

[変更理由] 新規登録

住 所 神奈川県厚木市長谷398番地

氏 名 株式会社半導体エネルギー研究所